

# 《2013年版·全国计算机等级考试四》

## 图书基本信息

书名：《2013年版·全国计算机等级考试四级教程》

13位ISBN编号：9787040372359

10位ISBN编号：7040372355

出版社：教育部考试中心 高等教育出版社 (2013-05出版)

版权说明：本站所提供下载的PDF图书仅提供预览和简介以及在线试读，请支持正版图书。

更多资源请访问：[www.tushu111.com](http://www.tushu111.com)

## 书籍目录

第一章计算机系统概述 1.1计算机的基本组成 1.1.1 硬件系统 1.1.2软件系统 1.1.3计算机系统层次结构 1.2计算机硬件的主要技术指标 1.2.1机器字长 1.2.2主存容量 1.2.3运算速度 1.3数据信息的表示 1.3.1 常用记数制及其相互转换 1.3.2真值和机器数 1.3.3二—十进制编码 1.3.4 ASCII码 1.3.5定点数的表示 1.3.6浮点数的表示 1.4 CPU的基本结构和工作机理 1.4.1 CPU的基本结构 1.4.2指令和指令周期 1.4.3指令流水线技术 1.4.4 8086 CPU 1.4.5 Pentium微处理器 第二章存储器 2.1概述 2.1.1存储器的分类 2.1.2存储器的层次结构 2.1.3高速存储技术 2.1.4虚拟存储技术 2.1.5地址映像技术 2.1.6替换策略 2.1.7保护模式下Pentium微处理器的存储管理 2.2主存储器 2.2.1 主存储器的基本结构和指标 2.2.2随机存取存储器 2.2.3只读存储器 2.2.4存储器与CPU的连接 2.3辅助存储器 2.3.1硬磁盘存储器 2.3.2光盘存储器 第三章汇编语言程序设计 3.1概述 3.1.1机器语言和汇编语言 3.1.2数据表示 3.2 8086微处理器的寻址方式 3.2.1 立即数寻址 3.2.2寄存器寻址 3.2.3直接寻址 3.2.4寄存器间接寻址 3.3 8086汇编指令系统 3.3.1可执行指令 3.3.2不可执行指令 3.4汇编程序 3.4.1 汇编程序的设计方法 3.4.2流程图的基本结构 3.4.3汇编程序基本结构 3.4.4顺序程序结构 3.4.5分支程序结构 3.4.6循环程序结构 3.4.7子程序结构 3.4.8中断程序结构 第四章计算机中断技术 4.1 中断的基本概念 4.1.1 中断的类型 4.1.2中断的优先级 4.1.3中断嵌套 4.1.4 中断类型码和中断向量 4.1.5 中断响应和处理过程 4.2 Pentium微处理器的中断 4.3 中断控制器8259A芯片简介 4.3.1 8259A引脚结构 4.3.2 8259A芯片功能 4.3.3 8259A芯片的编程结构 4.3.4 8259A的中断响应过程 4.3.5 8259A编程 4.3.6 8259A应用举例 第五章计算机和外设的数据交换技术 5.1概述 5.2 CPU和外设之间的数据传送方式 5.2.1程序传送方式 5.2.2中断传送方式 5.2.3 DMA传送方式 5.3 串行通信 5.3.1基本概念 5.3.2可编程串行通信接口8251A 5.3.3 8251A的编程 5.3.4 8251A应用举例 5.4并行通信 5.4.1 可编程并行通信接口8255A 5.4.2 8255A的编程 5.4.3 8255A应用举例 5.5 计数器 / 定时器接口电路8253 5.5.1 8253的编程 5.5.2 8253应用举例 第六章D / A和A / D转换 6.1基本概念 6.1.1计算机的模拟接口 6.1.2运算放大器的原理及应用 6.1.3 AD7501芯片简介 6.2 D / A转换器 6.2.1基本工作原理 6.2.2 D / A转换电路常用的参数和术语 6.2.3 DAC0832数 / 模转换器 6.3 A / D转换器 6.3.1 基本工作原理 6.3.2 A / D转换电路常用的参数和术语 6.3.3 ADC0809芯片简介 第七章人机接口 7.1 鼠标 7.2键盘 7.2.1简单的按键电路 7.2.2个人计算机键盘原理 7.3 显示 7.3.1发光二极管 7.3.2七段数码显示器 7.3.3液晶显示器 7.4打印机 7.4.1针式打印机 7.4.2喷墨打印机 7.4.3激光打印机 7.4.4打印机接口 第八章总线 8.1概述 8.1.1 总线结构 8.1.2总线分类 8.1.3总线的特性 8.1.4总线的性能指标 8.2总线的基本功能 8.2.1总线仲裁控制 8.2.2总线通信控制 8.2.3总线数据传送模式 8.2.4总线驱动及出错处理 8.3流行PC总线 8.3.1 系统总线 8.3.2外部总线 附录1 全国计算机等级考试四级计算机组成与接口考试大纲 (2013年版) 附录2全国计算机等级考试四级计算机组成与接口样卷及参考答案 参考文献

## 章节摘录

版权页：插图：（1）对于原码表示的尾数，当最高有效位（M1）为1时，浮点数为规格化，即尾数为 $x.1 \times \dots \times$ 的形式。（2）对于补码表示的尾数，当符号位（Ms）与最高有效位（M1）不同时，浮点数为规格化，即尾数为 $0.1 \times \dots \times$ 或 $1.0 \times \dots \times$ 的形式。所以，对于原码和补码表示的尾数，规格化浮点数要求的尾数表示范围是不同的。对于规格化的浮点数，可以通过修改阶码和左右移尾数的方法来使其变成规格化浮点数，这个过程称为规格化。若尾数进行右移实现规格化，则称为右规；若尾数进行左移实现规格化，则称为左规。对于原码表示的尾数，当最高有效位为0时，必须进行左规，尾数每左移一位，阶码减1，直至尾数变成 $x.1 \times \dots \times$ 的形式；对于补码表示的尾数，当符号位与最高有效位相同时也必须进行左规，即尾数每左移一位，阶码减1，直至把尾数中第一个不同于符号位的0或者1移至最高有效位，变成 $0.1 \times \dots \times$ 或 $1.0 \times \dots \times$ 的形式。

3.浮点数的表示范围 在浮点数的表示范围中，有两种情况称为机器零：一是当浮点数的尾数为0时，无论阶码为何值；二是当阶码的值比它所能表示的最小值还要小时，无论尾数为何值。浮点数的表示范围通常有四个定界点：最小数、最大负数、最小正数和最大数。位于最大负数和最小正数之间的数（除0外）浮点数均无法表示，称为下溢。计算机对于下溢视为机器零。同样，当一个数大于最大数或者小于最小数时称为上溢，上溢又称为溢出。

1.4 CPU的基本结构和工作机理 1.4.1 CPU的基本结构 1.CPU的基本组成 早期的CPU被分成运算器和控制器两个部分。随着超大规模集成电路技术的发展，Cache、内存管理单元（Memory Management Unit, MMU）、浮点运算逻辑、异常和中断处理逻辑等功能逻辑部件也被集成到CPU芯片中，因而使得CPU的内部构成越来越复杂，更有在一个CPU芯片中集成多个处理器核的情况。但是不管CPU多么复杂，它都可以看成由数据通路（Data Path）和控制单元（Control Unit, CU）两大部分组成。通常将指令执行过程中数据所经过的路径，包括路径上的部件称为数据通路。集成于CPU中的ALU、通用寄存器、状态寄存器、Cache、MMU、浮点运算逻辑、异常和中断处理逻辑等都是指令执行过程中数据流经的部件，都属于数据通路的一部分。

# 《2013年版·全国计算机等级考试四》

## 编辑推荐

《全国计算机等级考试4级教程:计算机组成与接口(2013年版)》除作为四级计算机组成与接口考试参考用书外,也可作为高等院校计算机专业“微机原理与应用”课程的教材,同时可作为电子信息、物联网、通信、自动化、测控专业“微机原理”课程的教材。

## 精彩短评

- 1、内容不是很好理解，语句有时候觉得不通
- 2、等待另一本四级操作系统原理的教程了
- 3、买来发现纸张很久，而且泛黄，印刷也不是很好。
- 4、还行吧，看看考试怎么样

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：[www.tushu111.com](http://www.tushu111.com)